



بخشی از ترجمه مقاله

عنوان فارسی مقاله :

پیاده سازی FPGA قابل تنظیم شبکه های عصبی

عنوان انگلیسی مقاله :

Reconfigurable FPGA implementation of neural networks



توجه !

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.



بخشی از ترجمه مقاله

5. conclusions .

It has been shown that the FPGA implementations of ANNs may characterize high flexibility as well as high calculations speed and reasonable accuracy in comparison with software realization of ANNs. On account of the application of floating point arithmetic and very high accuracy of the activation function calculation, the ANN can be trained off-line, e.g. by the Matlab software or using processing systems with the ARM processors in such platforms as the Xilinx Zynq, and then the calculated weights can be directly used by the developed implementations. The feasibility of the alteration of the ANN's structure by a simple change of the RAM memory content makes the developed solution more flexible. Any existing methods or the previously developed communication module for the P1-TS system [14] can be exploited for the replacement of the FPGA-embedded block RAM memory content. The developed implementations can also be applied as hardware function blocks for the previously developed multiprocessor programmable controller [15], accelerating the calculations of ANNs.

۵. نتیجه گیری ها

این نشان داده شده است که پیاده سازی ANN FPGAها ممکن است بیانگر انعطاف پذیری و همچنین سرعت و دقت منطقی محاسباتی بالا در مقایسه با اجرای نرم افزار ANNها باشد. با توجه به کاربرد محاسبات نقطه شناور و دقت بسیار بالای محاسبه تابع فعال سازی، ANN می تواند به صورت آفلاین، به عنوان مثال با استفاده از نرم افزار Matlab یا استفاده از سیستم های پردازش با پردازنده های ARM در پلت فرم هایی مانند Xilinx Zynq آموزش دیده و سپس وزن های محاسبه شده می توانند به طور مستقیم توسط پیاده سازی های توسعه یافته مورد استفاده قرار بگیرند. امکان تغییر در ساختار ANN با یک تغییر ساده در محتوای حافظه RAM باعث می شود که راه حل توسعه یافته انعطاف پذیرتر شود. هر یک از روش های موجود و یا مازول مخابراتی که قبلا برای سیستم P1-TS [۱۴] توسعه یافته است می تواند برای جایگزینی محتویات حافظه RAM بلوک جاسازی شده FPGA مورد استفاده قرار بگیرد. پیاده سازی های توسعه یافته همچنین می توانند بعنوان بلوک های تابع سخت افزار برای کنترل کننده قابل برنامه ریزی چند پردازنده ای که قبلا توسعه یافته است [۱۵] و نیز سرعت بخشیدن به محاسبات ANN ها مورد استفاده قرار بگیرد.



توجه !

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.

برای جستجوی جدیدترین مقالات ترجمه شده، [اینجا](#) کلیک نمایید.