



بخشی از ترجمه مقاله

عنوان فارسی مقاله :

منطق چندتابعی قابل تنظیم مجدد در اتصالات P-N گرافین

عنوان انگلیسی مقاله :

Reconfigurable Multi-Function Logic Based on Graphene P-N
Junctions



توجه !

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.



بخشی از ترجمه مقاله

6. CONCLUSION

In this paper, we describe a novel graphene reconfigurable logic device based on the control of p-n doping configurations using split gates. By using split gates to change the graphene properties, multi-function logic gate can be obtained and can be dynamically reconfigured.

The physical model of the graphene logic is derived to examine the device performance. Compared to CMOS devices, the proposed graphene device shows significant speed advantages. For various technology nodes, the delay-power product of the proposed graphene device can be much better than those of the corresponding CMOS gates, which can be used to tradeoff speed to get efficient energy/power saving. We also demonstrate that the power dissipation of the graphene device in the below 22nm device can be similar to that of CMOS due to leakage currents, with only modest performance improvement. Further leakage reduction will require the use of the new doping techniques or oxide materials.

In addition to the performance comparison, the I-V simulation of the proposed graphene inverters is carried out. The results demonstrate that the graphene logic gate can provide excellent transfer behaviors with large voltage gain and noise margin. The scaling approach, device fabrication, and its integration with CMOS are also discussed in this paper. Due to these superior properties, this proposed graphene reconfigurable logic is expected to establish a novel computing paradigm for the post-CMOS era.

6. نتیجه گیری

در این مقاله، ما دستگاه گرافینی منطقی جدید با قابلیت تنظیم مجدد را معرفی کردیم که بر پایه تنظیمات ناخالص سازی p-n با استفاده از گیج‌های دو بخشی بود. با استفاده از این گیت برای تغییر مشخصات گرافین، گیت منطقی چند تابعی را می‌توان بدست آورد و بطور دینامیکی پیکربندی کرد.

مدل فیزیکی منطق گرافین برای بررسی عملکرد دستگاه بدست آمد. نسبت به دستگاه‌های CMOS، دستگاه گرافینی پیشنهادی مزایای سرعتی قابل ملاحظه‌ای نشان می‌دهد. برای گره‌های فناوری مختلف، حاصل ضرب تأخیر - توان دستگاه گرافینی پیشنهادی می‌تواند نسبت به گیت‌های CMOS مربوطه بسیار بهتر باشد که از آن می‌توان برای افزایش یا کاهش سرعت جهت حصول مصرف برق یا انرژی کارآمد استفاده کرد. ما نیز ثابت می‌کنیم که استهلاک انرژی دستگاه گرافینی در دستگاه زیر 22 نانومتر می‌تواند به سبب جریان‌های نشت با تنها بهبود عملکردی ملایمی مشابه CMOS شود. کاهش نشت بیشتر به استفاده از تکنیک‌های ناخالص سازی جدید یا مواد اکسیدی نیاز دارد.

افزون بر مقایسه عملکرد، شبیه سازی V-I اورونگرهای گرافینی پیشنهادی انجام می‌شود. نتایج نشان می‌دهند که گیت منطق گرافین می‌تواند رفتارهای انتقالی بسیار خوبی با تقویت ولتاژ و تفاوت نویز بالا فراهم کند. روش مقیاس گذاری، ساخت دستگاه و یکپارچه سازی آن با CMOS نیز در این مقاله بحث شد. به سبب این مشخصات عالی، انتظار می‌رود منطق گرافین پیشنهادی دارای قابلیت تنظیم مجدد الگوی رایانش جدیدی برای عصر پس از CMOS بوجود آورد.



توجه!

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل با فرمت

ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.

برای جستجوی جدیدترین مقالات ترجمه شده، [اینجا](#) کلیک نمایید.