



بخشی از ترجمه مقاله

عنوان فارسی مقاله :

توان و طراحی کارآمد مساحت مسیریاب شبکه بر روی تراشه از طریق
استفاده از بافرهای بیکار

عنوان انگلیسی مقاله :

Power and Area Efficient Design of Network-on-Chip Router
Through Utilization of Idle Buffers



توجه !

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل
با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.



بخشی از ترجمه مقاله

6 Conclusions

In the current silicon era, NoC is not power and area efficient although it has higher throughput. Enhancement in the utilization of idle resources instead of inserting new ones can make the NoC an ideal solution for current applications. The designed prototype is based on parameterized and synthesized components which include FIFO's, input and output controllers, buffer allocator, output crossbar and route computation element. Due to the distributed nature of proposed architecture, increasing the number of ports is not an issue and hence it can be used in the implementation of a 3D NoC or long-range link insertions [18].

6 نتیجه گیری ها

در عصر سیلیکون در حال حاضر، NoC در توان و مساحت مقرون به صرفه نیست هر چند دارای توان عملیاتی بالاتر است. ارتقا در استفاده از منابع غیر فعال به جای قرار دادن امکانات جدید، NoC را به یک راه حل ایده آل برای برنامه های کاربردی فعلی تبدیل ساخته است. نمونه اولیه طراحی شده بر اساس اجزای پارامتری و سنتز شده است که شامل کنترل کننده های FIFO ورودی و خروجی، تخصیص دهنده بافر، کراس بار خروجی (Cross bar) و عنصر محاسبه مسیر می شود. با توجه به ماهیت توزیع شده معماری ارائه شده، افزایش تعداد پورت ها، یک مسئله نیست و از این رو می تواند در پیاده سازی یک NoC سه بعدی و یا درج های لینک دور برد [18] استفاده می شود.



توجه!

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.

برای جستجوی جدیدترین مقالات ترجمه شده، [اینجا](#) کلیک نمایید.