بخشی از ترجمه مقاله

عنوان فارسی مقاله :

یک مبدل دیجیتال به آنالوگ جدید مبتنی بر ارجاع گاف انرژی با انحراف کم

عنوان انگلیسی مقاله :

A New Digital to Analog Converter Based on Low-Offset Bandgap Reference

توجه !

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، اینجا کلیک نمایید.

ایران عرضه
فروشگاه کالاهای دانلودی

بخشی از ترجمه مقاله

7. Conclusion

In conclusion, a new 12-bit digital to analog converter (DAC) circuit based on a low-offset BGR circuit was presented. In order to improve the stability of the BGR circuit, two cascade transistor structures and two self-contained feedback low-offset operational amplifiers are employed to reduce the effects of offset operational amplifier voltage effect on the reference voltage, PMOS current-mirror mismatch, and its channel modulation. A Start-Up circuit with self-bias current architecture and multipoint voltage monitoring was also used to keep the BGR circuit working properly. The DAC-Core circuit with a dual-resistor ladder structure is employed to produce an accuracy output signal. The INL and DNL results of the proposed circuit using CSMC 0.5 μm 5 V 1P4M process at −55°C, 25°C, and 125°C are presented. The measured DNL of the output voltages is less than 0.45 LSB and INL is less than 1.5 LSB at room temperature, consuming only 3.5 mW from a 5 V supply voltage. The discussion of improving the INL and DNL in the future design is detailed as well to provide a vision of high accuracy, low power consumption, and high stability DAC design.

7- نتیجه گیری

در نتیجه گیری ما یک مبدل 12 بیتی دیجیتال به آنالوگ مبتنی بر مدار BGR با انحراف کم طراحی کرده ایم. برای بهبود پایداری مدار BGR دو ساختار ترانزیستور کسکود و دو تقویت کننده عملیاتی با انحراف کم دارای فیدبک درونی به کار گرفته شده اند تا اثرات ولتاژ انحراف تقویت کننده عملیاتی روی ولتاژ مرجع، عدم تطبیق آیینه جریان PMOS ، و مدولاسیون کانال آن کاهش یابد. همچنین یک مدار راه انداز خود بایاس جریان و نگاه داری ولتاژ چند نقطه ای به کار گرفته شده است تا مدار BGR به درستی عمل کند. مدار هسته DAC با یک ساختار پلکانی دومقاومتی به کار گرفته شده است تا سیگنال خروجی دقیق تولید شود. نتایج INL و DNL مدار ارایه شده با استفاده از پروسه‌ی CSMC0.5 µm5V 1P4M در دماهای -55°C ، 25°C و125°C ارایه شده است. DNL اندازه‌گیری شده برای ولتاژ خروجی در دمای اتاق کمتر از 0.45LSB است و INL کمتر از 1.5LSB است که تنها 3.5mW از منبع توان 5V مصرف می‌کند. بحث درباره‌ی بهبود INL و DNL برای طراحی های آینده ارایه برای دقت بالا ، مصرف توان کم و پایداری بالا ارایه شده است.

ایران عرضه
مرجع مقالات
ترجمه شده

توجه !

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، اینجا کلیک نمایید.

برای جستجوی جدیدترین مقالات ترجمه شده، اینجا کلیک نمایید.