

عنوان فارسی مقاله :

طراحی تقویت کننده قدرت AB کلاس CMOS باند C

برای تامین ولتاژ فوق العاده پایین ۱,۹ V

عنوان انگلیسی مقاله :

Design of a C-Band CMOS Class AB Power Amplifier

for an Ultra Low Supply Voltage of 1.9 V

توجه !



این فایل تنها قسمتی از ترجمه میباشد.

برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی

مقاله، [اینجا](#) کلیک نمایید.

II. DESIGN PROCESS

A. Architecture Determination

The Class AB PA introduced here uses a supply voltage of only 1.9 V and is intended for the frequency range between 5 and 6 GHz. The applied process is the IBM-7WL CMOS process with minimum gate lengths of 180 nm and a f_T of up to 35 GHz for the MOS transistors

The starting point of the design is the choice of the intended technology, architecture and operating point. The choice of MOSFETs, supporting 1.9 V, is based on the need for a cost competitive architecture that uses an ultra low supply voltage.

The second selection is the chosen architecture and bias point. For output power levels of 20 dBm, a linearly amplifying PA biased in class AB with little distortion losses is a good choice for an one-stage PA design.

The next step is to look at the transistor width. The goal of around 25 to 30 % drain efficiency signifies a DC current of around 200 mA. This in turn leads to a transistor width of 1 mm for a gate bias between 1.1 V and 1.2 V.



2. فرآیند طراحی

A. تعیین معماری

کلاس AB PA معرفی شده در اینجا از ولتاژ تغذیه 1.9V استفاده می‌کند و برای محدوده فرکانس بین 5 تا 6 GHz در نظر گرفته شده است. فرآیند بکاررفته برابر فرآیند IBM-7WL CMOS با حداقل طول گیت 180nm و یک f_T برای 35 GHz برای ترانزیستور MOS است. نقطه شروع طراحی انتخاب تکنولوژی؛ معماری و نقاط عملیاتی در نظر گرفته شده، است. انتخاب MOSFET، پشتیبانی 1.9V، براساس نیاز برای هزینه رقابتی معماری است که از ولتاژ تغذیه فوق‌العاده پایین استفاده می‌کند.

انتخاب دوم انتخاب معماری و نقطه بایاس است. برای سطح توان خروجی 20dBm، تقویت‌کننده خطی PA تحت کلاس AB با تلفات اعوجاج کم یک انتخاب خوب برای مرحله یک طراحی PA است. مرحله بعدی بررسی پهنای ترانزیستور است. هدف 25 تا 30% نشانه‌های بهره‌وری درین DC کنونی حول 200mA است. این به نوبه خود به عرض ترانزیستور 1mm برای بایاس گیت بین 1.1V و 1.2V منجر می‌شود.

توجه!

این فایل تنها قسمتی از ترجمه می‌باشد.

برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.

همچنین برای مشاهده سایر مقالات این رشته [اینجا](#) کلیک نمایید.