

## بخشی از ترجمه مقاله

عنوان فارسی مقاله :

تولید تست الگوهای اتوماتیک استرس-آگاه TSV

در پیاده سازی پشته سه بعدی در IC ها

عنوان انگلیسی مقاله :

TSV Stress-Aware ATPG for 3D Stacked ICs

2012 IEEE 21st Asian Test Symposium

توجه !



این فایل تنها قسمتی از ترجمه میباشد.

برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی

مقاله، [اینجا](#) کلیک نمایید.

# بخشی از ترجمه مقاله

## C. Mobility Variation due to TSV Stress

Due to a mismatch in thermal expansion coefficients of copper and silicon, TSVs cause thermo-mechanical stress in the surrounding silicon. This stress affects not only the mechanical device reliability but also material properties such as carrier mobility [22], which results in timing variations of the devices. Recent studies have reported up to  $\pm 10\%$  variations for individual cells [6].

Since a correct timing model of the circuit is crucial for delay testing, we need an efficient methodology to take TSV stress into consideration in the ATPG flow.

In the literature, we can find a simple closed form formula for the thermo-mechanical stress caused by a TSV, known as the Lamé stress solution [6]. However, this model is 2D in its nature, capturing only the information in the  $x$  and  $y$  directions on the wafer surface, and it fails to capture the true 3D nature of the TSV stress field near the wafer surface. Since there is no simple formula for the 3D stress field available in the literature, we can apply the methodology outlined in [7] for full chip analysis. The main idea of this methodology is to perform a finite-element analysis (FEA) for a single TSV and use linear superposition to estimate the total stress  $\sigma_{tot}$  due to multiple TSVs.

## C تغییر حرکتی بعلت استرس TSV

بعلت تفاوت در ضریب انبساط حرارتی مس و سیلیکون، TSV ها سبب استرس حرارتی-مکانیکی در سیلیکون اطراف، میشوند. این استرس نه تنها بر روی قابلیت اطمینان سد نگاه مکانیکی اثر میگذارد بلکه همچنین بر روی خصوصیات زیفیکی مانند حرکت برنامه، اثر میگذارد که سبب تغییرات زنام بندی دستگاه ها میشود. مطالعات اخیر تا  $1070 + -$  تغییر را برای سلول های منفرد گزارش کرده اند .

از آنجاییکه یک مدل زمان بندی صحیح مدار برای آزمایش تاخیر ضروری است، ما به یک روش شناسی مؤثر نیاز داریم تا استرس VST را در جریان GPTA مد نظر قرار دهیم. در نوشته جات، ما میتوانیم شکل بسته ساده ای از فرمول برای استرس حرارتی-مکانیکی ایجاد شده بوسیله یک VST را پیدا کنیم، که با نام راه حل استرس emal شناخته میشود. هرچند این مدل طبیعت دو بعدی دارد، و فقط اطلاعات در مسیرهای  $x$  و  $y$  در سطح آب را میگیرد و نمیتواند طبیعت سه بعدی واقعی زمینه های استرس VST نزدیک سطح آب را بگیرد. چون هیچ فرمول ساده ای برای زمینه استرس سه بعدی در نوشتجات وجود ندارد، ما میتوانیم روش شناسی طرح بندی شده در قسمت 7 را برای تحلیل چپ کامل، اعمال کنیم. ایده اصلی این روش شناسی اینست که یک تحلیل محدود-عناصر را برای یک VST منفرد انجام دهیم و از انطباق خطی برای برآورد استرس کلی  $arr$  بعلت چندین TSV استفاده کنیم .



توجه !

این فایل تنها قسمتی از ترجمه میباشد.

برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.

همچنین برای مشاهده سایر مقالات این رشته [اینجا](#) کلیک نمایید.