



بخشی از ترجمه مقاله

عنوان فارسی مقاله :

یک مدار نمونه گیر و نگهدارنده 14 (S / H) بیتی 50 ms/s برای ADC لوله ای

عنوان انگلیسی مقاله :

A 14-bit 50 MS/s sample-and-hold circuit for pipelined ADC



توجه !

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.



بخشی از ترجمه مقاله

5. Conclusion

In this paper, a fully differential S/H circuit at a frequency of 50 MHz has been described. By using a novel gain-boosted differential folded cascode operational transconductance amplifier (OTA), and a double-bootstrapped switch, the S/H circuit reaches high speed, high resolution and good linearity. The measurement results show that the S/H circuit achieves a good performance. The S/H circuit meets the requirement of the designed pipeline ADC.

5-نتیجه گیری

در این مقاله، مدار S / H کاملاً تفاضلی در بسامد 50 مگاهرتز توصیف شده است. با استفاده از تقویت کننده ی ترانسانایی عملیاتی فولدد کسکد تفاضلی بهره- تقویت شده (OTA) جدید، و یک سوئیچ double-bootstrapped، مدار S / H به سرعت بالا، وضوح بالا و خطی بودن خوب دست می یابد. نتایج اندازه گیری نشان می دهد که مدار S / H به کارایی خوبی می رسد. مدار S / H مطابق با نیاز های ADC لوله ای طراحی شده، است.



توجه !

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.

برای جستجوی جدیدترین مقالات ترجمه شده، [اینجا](#) کلیک نمایید.