



بخشی از ترجمه مقاله

عنوان فارسی مقاله :

مدل سازی اثرات تداخل در معماری باس CNT

عنوان انگلیسی مقاله :

Modeling Crosstalk Effects in CNT Bus Architectures



توجه !

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل با فرمت ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.



بخشی از ترجمه مقاله

VIII. CONCLUSION

The crosstalk effects of different bus architectures implemented by CNT interconnects have been analyzed and evaluated in this paper. An existing model of a SWNT over a ground plane (based on equivalent RLC circuits) has been extended to account for the geometry of different bus architectures. Initially, two bus architectures implemented by parallel SWNTs and a MWNT have been analyzed. We have shown that the MWNT bus architecture has a worst case delay which is 15%–45% lower than the SWNT bus architecture, thus resulting in higher bus performance. However, the MWNT busses may be more difficult to implement due to the still partially resolved issues revolving the connections of the MWNT shells to different signals. Also, voltage noise margins are considerably reduced in this bus architecture and power consumption is more than twice that of a SWNT architecture. As for the delay due to crosstalk, it can be significantly reduced by properly setting the spacing between adjacent lines in a SWNT based bus architecture. By contrast, due to crosstalk noise, the MWNT architecture may result in the generation of logic errors at the output of the sampling elements at the receivers. These logic errors cannot be generated by crosstalk noise in the SWNT bus architecture due to a low induced peak voltage.

VIII. نتیجه گیری

اثرات تداخل معماری‌های باس مختلف اجرا شده توسط اتصالات CNT آنالیز شده‌اند و در این مقاله مورد بررسی قرار گرفته‌اند. یک مدل موجود از یک SWNT در بالای یک صفحه زمین (براساس مدارهای معادل RLC) برای بحساب آثرن هندسه معماری‌های باس مختلف ارائه شده است. در ابتدا، دو معماری باس توسط SWNT‌های موازی و یک MWNT تجزیه و تحلیل شده‌اند. نشان دادیم که معماری باس MWNT حالت تأخیر بدتری دارد که 15%-45% کمتر از معماری باس SWNT می‌باشد. بنابراین، عملکرد باس در مراحل بالاتر تأثیر می‌گذارد. با اینحال، باس‌های MWNT ممکن است برای پیاده سازی دشوار باشند چون هنوز مسئله دوران اتصالات پوسته‌های MWNT در سیگنال‌های مختلف رفع نشده است. همچنین حاشیه‌های نویز ولتاژ بصورت قابل توجهی در این معماری باس کاهش یافته است و مصرف توان دو برابر معماری SWNT می‌باشد. تأخیر هم به علت تداخل، به مقدار قابل چشمگیری توسط تنظیمات مناسب فضای بین خطوط مجاور در SWNT مبتنی بر معماری باس کاهش یافته است. در مقابل، به دلیل نویز تداخل، معماری MWNT ممکن است در ایجاد خطاهای منطقی در خروجی همان‌های نمونه در گیرنده‌ها تأثیر بگذارد. این خطاهای منطقی نمی‌توانند توسط نویز تداخل معماری باس SWNT تولید شوند چون یک ولتاژ با مقدار بیک کم القا و تولید می‌شود.



توجه!

این فایل تنها قسمتی از ترجمه میباشد. برای تهیه مقاله ترجمه شده کامل با فرمت

ورد (قابل ویرایش) همراه با نسخه انگلیسی مقاله، [اینجا](#) کلیک نمایید.

برای جستجوی جدیدترین مقالات ترجمه شده، [اینجا](#) کلیک نمایید.